

Patent Number: JP4008031  
Publication date: 1992-01-13  
Inventor(s): FUJIO HIROYUKI  
Applicant(s): MITSUBISHI ELECTRIC CORP  
Requested Patent: JP4008031  
Application Number: JP19900111565 19900426  
Priority Number(s):  
IPC Classification: H04L1/06  
EC Classification:  
Equivalents:

---

Abstract

---

**PURPOSE:** To eliminate the need for a monitoring demodulation section or the like by generating and counting an error correcting signal at error correction, comparing them, controlling a signal switching device and outputting a data stored in the memory of a reception system with excellent line quality.

**CONSTITUTION:** An error detecting and correcting circuit 10a generates an error correcting signal indicating the correction every time one bit of erroneous bits 23 is corrected and sends the signal to an error correcting signal comparator 12. The error correcting signal comparator 12 counts an error correcting signal outputted from the error detecting and correcting circuits 10a, 10b and compares the signals to decide which of reception systems is excellent in the line quality. The error correcting signal comparator 12 controls a signal switching device 13 based on the result of decision to switch the signal switching device 3 so that the data by one frame stored in a memory 11a is read. Thus, the reception path is selected to the reception system offering excellent line quality at every frame.

---

Data supplied from the esp@cenet database - I2

## ⑫ 公開特許公報(A) 平4-8031

⑤ Int. Cl.<sup>5</sup>

識別記号

庁内整理番号

⑬ 公開 平成4年(1992)1月13日

H 04 L 1/06

9199-5K

審査請求 未請求 請求項の数 1 (全4頁)

⑭ 発明の名称 ダイバーシチ受信装置

⑯ 特 願 平2-111565

⑰ 出 願 平2(1990)4月26日

⑱ 発 明 者 藤 生 裕 幸 兵庫県尼崎市塚口本町8丁目1番1号 三菱電機株式会社  
通信機製作所内

⑲ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑳ 代 理 人 弁理士 田澤 博昭 外2名

## 明 細 書

## 1. 発明の名称

ダイバーシチ受信装置

## 2. 特許請求の範囲

互いに空間的に分離されて配置された複数のアンテナと、前記アンテナのそれぞれに接続され、接続された前記アンテナにて受信された信号を復調する複数の受信機と、前記受信機のそれぞれに接続され、接続された前記受信機にて復調されたデータの符号誤りを検出し、符号誤りが検出されると当該誤りビットを訂正するとともに、誤り訂正信号を送出する複数の誤り検出・訂正回路と、前記誤り検出・訂正回路のそれぞれに接続され、接続された前記誤り検出・訂正回路にて誤り訂正されたデータを蓄積する複数のメモリと、前記メモリの1つを選択して、当該メモリに蓄積されている前記データを出力する信号切替器と、前記各誤り検出・訂正回路からの前記誤り訂正信号をそれぞれ計数して比較し、その比較結果に基づいて前記信号切替器の切り換えを制御する誤り訂正信

号比較回路とを備えたダイバーシチ受信装置。

## 3. 発明の詳細な説明

(産業上の利用分野)

この発明は、移動体通信システム等で用いられるダイバーシチ受信装置に関するものである。

(従来の技術)

第3図は特開昭58-202642号に記載されたダイバーシチ受信装置を示すブロック図である。図において、1a、1bは互いに空間的に分離して配置されたアンテナであり、2a、2bはそれぞれ、アンテナ1aあるいは1bに接続されて、アンテナ1a(1b)にて受信された信号を復調するとともに、復調されたデータの符号誤りを検出し、誤りパルスを出力する受信機である。3はこの受信機2a、2bの一方を選択して、当該受信機2a(2b)にて復調されたデータを出力する信号切替器であり、4は各受信機2aおよび2bからの誤りパルスを比較して、誤り率の低い側の受信機2a(2b)を選択するように前記信号切替器3を制御する比較回路である。

また、第4図は前記受信機2a、2bの成を示すブロック図である。図において、5はアンテナ1a(1b)からの信号を受信する受信部であり、6は受信部5にて受信された信号を復調する主復調部である。7はこの主復調部6より若干低く復調性能が設定されたモニタ復調部であり、8は主復調部6で復調されたデータとモニタ復調部7で復調されたデータとを比較して誤りパルスが発生する誤り率判定部である。

次に動作について説明する。アンテナ1aで受けた信号は受信機2aに送られ、その受信部5にて受信される。この受信部5で受信された信号は主復調部6とモニタ復調部7とに送られ、それぞれ若干異なる復調性能によってデータに復調され、誤り率判定部8に送られる。誤り率判定部8では復調性能の若干よい主復調部6で復調されたデータを正しいものとして、それとモニタ復調部7で復調されたデータとを比較して誤り率を判定し、誤りパルスを生成して比較回路4に送る。また、主復調部6で復調されたデータは信号切替器3に

行っており、主復調部6で復調したデータも誤っている場合、モニタ復調部7で復調されたデータとの比較に基づいて生成される誤りパルスが出力されなくなり、信号切替器3による受信系統の正しい切り替えが行われなくなるという課題があった。

この発明は上記のような課題を解消するためになされたもので、常に正しい受信系統の切り替えが行われ、回路構成も簡単なダイバーシチ受信装置を得ることを目的とする。

#### 〔課題を解決するための手段〕

この発明に係るダイバーシチ受信装置は、各受信系統の受信機にて復調されたデータの符号誤りの検出を行い、符号誤りが検出されると当該誤りビットを訂正して誤り訂正信号を発生する複数の誤り検出・訂正回路、各誤り検出・訂正回路にて誤り訂正されたデータを蓄積する複数のメモリ、および各誤り検出・訂正回路からの誤り訂正信号をそれぞれ計数して比較し、その比較結果に基づいて信号切替器の切り替えを制御する誤り訂正信

入力される。

一方、受信機2bの受信系統も、この受信機2aの受信系統と同様に動作して、誤りパルスを比較回路4に、主復調部6で復調されたデータを信号切替器3に送る。

比較回路4はこの受信機2aと2bの誤り率判定部8から受けた誤り率を比較して誤り率の低い受信系統の決定を行う。信号切替器3はこの比較回路4の決定に従って制御され、受信機2aの受信系統の誤り率が低ければ受信機2aの主復調部6からのデータを、また、受信機2bの受信系統の誤り率が低ければ受信機2bの主復調部6からのデータを選択して出力するように切り替えられる。

#### 〔発明が解決しようとする課題〕

従来のダイバーシチ受信装置は以上のように構成されているので、各受信系統に主復調部6の外にモニタ復調部7が必要となって回路構成が複雑になるばかりか、誤り率の判定に際しては主復調部6で復調したデータを正しいものとして判定を

号比較回路を備えたものである。

#### 〔作用〕

この発明におけるダイバーシチ受信装置は、誤り検出・訂正回路にて、各受信系統の受信機で復調されたデータの符号誤りを検出して、その誤りビットを訂正するとともに誤り訂正時に誤り訂正信号を生成し、その誤り訂正信号を誤り訂正信号比較回路にてそれぞれ計数して比較し、その比較結果に基づいて信号切替器を切り替えて、回線品質のよい受信系統のメモリに蓄積されているデータを出力するようにすることにより、回路構成が簡単で、常に正しい受信系統への切り替えが可能なダイバーシチ受信装置に実現する。

#### 〔実施例〕

以下、この発明の一実施例を図について説明する。第1図において、1a、1bはアンテナ、3は信号切替器で、第3図に同一符号を付した従来のそれらと同一、あるいは相当部分である。

また、9a、9bは前記アンテナ1a、1bのそれぞれに接続された受信機であり、接続されて

いるアンテナ1a(1b)にて受信された信号を単に復調するのみで、誤りパルスを生成するためのモニタ復調部7や誤り率判定部8を持たない点で従来の受信機2a、2bとは異なっている。10a、10bはその受信機9a、9bのそれぞれに接続されて、接続された受信機9a、9bにて復調されたデータの符号誤りを検出し、符号誤りが検出されるとその誤りビットの訂正を行うとともに誤り訂正信号を送出する誤り検出・訂正回路である。

11a、11bはその誤り検出・訂正回路10a、10bのそれぞれに接続されて、接続された誤り検出・訂正回路10a、10bで誤り訂正された1フレーム分のデータを蓄積するメモリである。12は各誤り検出・訂正回路10a、10bからの誤り訂正信号を受けてそれぞれを計数し、それらの計数値の比較結果に基づいて前記信号切替器3の切り替えを制御し、回線品質のよい受信系統のメモリ11a(11b)に蓄積されているデータを出力させる誤り訂正信号比較回路である。

10aは誤りビット23を1ビット訂正する都度、訂正したことを示す誤り訂正信号を生成して誤り訂正信号比較回路12に送出する。

一方、受信機9bの受信系統もこの受信機9aの受信系統と同様に動作して、情報ビット21中に符号誤りを検出した場合にはその誤りビット23を訂正して、誤り訂正信号を誤り訂正信号比較回路12に送り、また、符号誤りが訂正された1フレーム分のデータをメモリ11bに格納する。

誤り訂正信号比較回路12は1フレームの間、この誤り検出・訂正回路10aおよび10bから出力される誤り訂正信号を計数し、それらの比較を行っていずれの受信系統の回線品質が良好であるかを判定する。ここで、例えば誤り検出・訂正回路10aに入力されたデータには誤りビット23が含まれ、誤り検出・訂正回路10bに入力されたデータには誤りビット23が含まれていないものとする。

その場合、誤り検出・訂正回路10aは符号誤りを訂正したビット数だけの誤り訂正信号を発生

第2図はこのダイバーシチ受信装置にて受信されるデータのフレーム構成を示す説明図である。図において、20は当該データのフレーム同期をとるためのフレームパターンであり、21は当該データの情報ビットである。22はこの情報ビット21中の符号誤りを検出し、誤ったビットの訂正を行うために付加された誤り訂正符号であり、23はこの誤り訂正符号22によって情報ビット21中に検出された誤りビットである。

次に動作について説明する。アンテナ1aで受信された信号は受信機9aによってデータに復調され、誤り検出・訂正回路10aに送られる。誤り検出・訂正回路10aでは第2図に示すデータフレーム中の誤り訂正符号22を用いて、情報ビット21の符号誤りの検出を行う。この符号誤りの検出によって誤りビット23が検出されると、誤り検出・訂正回路10aは誤り訂正符号22を用いて当該誤りビット23の訂正を行い、符号誤りの訂正された1フレーム分のデータをメモリ11aに格納する。この時、誤り検出・訂正回路

し、誤り検出・訂正回路10bは誤り訂正信号を発生しない。従って、その誤り訂正信号を1フレーム分計数、比較した誤り訂正信号比較回路12は、受信機9a側の受信系統の回線品質の方が受信機9b側の受信系統のそれより良好であると判定する。誤り訂正信号比較回路12はその判定結果に基づいて信号切替器3の制御を行い、メモリ11aに蓄積されていた1フレーム分のデータが読み出されるように信号切替器3を切り替える。

これによって1フレーム毎に回線品質のよい受信系統へ受信経路を切り替えることが可能となる。

#### 〔発明の効果〕

以上のようにこの発明によれば、各受信系統のデータの符号誤りを検出・訂正して誤り訂正時に誤り訂正信号を生成し、その誤り訂正信号を計数して比較し、その比較結果に基づいて信号切替器を制御して、回線品質のよい受信系統のメモリに蓄積されているデータを出力するように構成したので、モニタ復調部等が不要となって回路構成が簡略化でき、どのような場合にも常に正しい受信

系統への切り替えを行うことが可能となって符号誤りの少ない通信を行うことのできるダイバースチ受信装置が得られる効果がある。

#### 4. 図面の簡単な説明

第1図はこの発明の一実施例によるダイバースチ受信装置を示すブロック図、第2図はこのダイバースチ受信装置にて受信されるデータのフレーム構成を示す説明図、第3図は従来のダイバースチ受信装置を示すブロック図、第4図はその受信機の構成を示すブロック図である。

1a, 1bはアンテナ、3は信号切替器、9a, 9bは受信機、10a, 10bは誤り検出・訂正回路、11a, 11bはメモリ、12は誤り訂正信号比較回路。

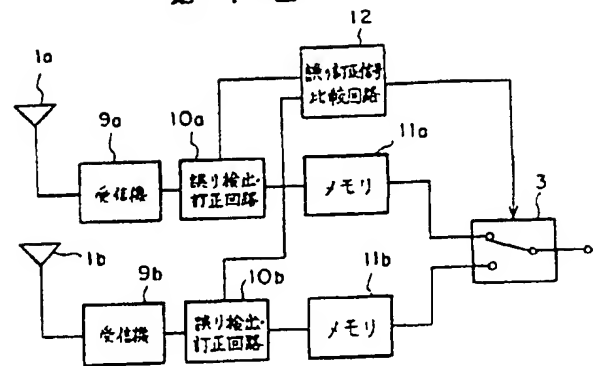
なお、図中、同一符号は同一、又は相当部分を示す。

特許出願人 三菱電機株式会社

代理人 弁理士 田澤博昭  
(外2名)

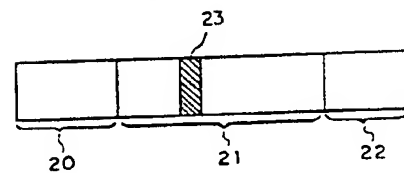


第1図

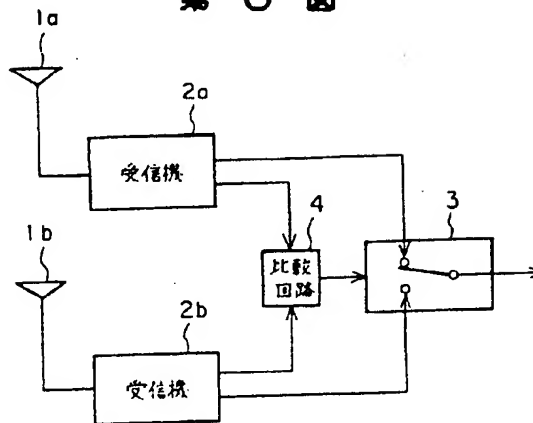


1a, 1b: アンテナ  
3: 信号切替器

第2図



第3図



第4図

